

Výkonové LDMOS tranzistory

Ing. Tomáš Kavalír, OK1GTH, kavalir.t@seznam.cz, <http://ok1gth.nagano.cz>

Uvedený článek si klade za cíl seznámit radioamatérskou veřejnost se základními vlastnostmi výkonových LDMOS tranzistorů a práce s nimi. Zároveň naznačuje možná úskalí a je jakýmsi volným úvodem pro budoucí prakticky zaměřené články, které se budou zabývat realizací výkonových tranzistorových zesilovačů.

LDMOS tranzistory patří z principu funkce mezi unipolární tranzistory, které jsou díky odlišné přechodové charakteristice z hlediska linearity a vzniku vyšších harmonických a intermodulačních produktů zpravidla výhodnější než bipolární tranzistory. U zesilovačů s unipolárními tranzistory se velice často používá také vyšší napájecí napětí (zpravidla 50 V), díky kterému zesilovač pracuje v lineárnější oblasti, což má za následek opět menší nelineární zkreslení a lepší hodnoty intermodulačních produktů.

Proud v unipolárních tranzistorech je přenášen majoritními nosiči, proto jsou tyto prvky odolnější vůči změnám teploty a dopadajícímu ionizujícímu záření než bipolární tranzistory. Pro nepřítomnost minoritních nosičů jsou zapínací a vypínací doby unipolárních struktur dány především parazitními kapacitami, které musí být nabity a vybity při každém sepnutí a vypnutí. Tyto doby jsou jen málo teplotně závislé, což je opět velká výhoda oproti bipolárním tranzistorům. Na zdroj předpětí se navíc nekladou tak vysoké nároky, jako u zesilovačů s bipolárními tranzistory, kde musel mít zdroj předpětí velmi nízký vnitřní odpor. Nebezpečím je možnost elektrického průrazu dielektrické vrstvy pod hradlem při manipulaci (její tloušťka se pohybuje jen okolo stovek nm) statickou elektřinou (např. dotykem ruky). Výrobci proto opatřují elektrody například zkratovací pružinkou, která se odstraňuje až po montáži, nebo se tyto součástky převážejí ve speciálních vodivých obalech. U klasického unipolárního tranzistoru MOS je pro výkonové účely na závadu především poměrně velký úbytek napětí v sepnutém stavu způsobený délkou kanálu, kterou nelze z výrobních důvodů příliš zkrátit. Snahou tento problém vyřešit a získat tak výkonový vysokofrekvenční tranzistor vznikl unipolární tranzistor struktury LDMOS (Lateral Double Diffused). Hlavním rysem tranzistorů LDMOS je vrstva typu P obklopující oblast emitoru (typ N+) [1]. Tato vrstva tvoří vlastní kanál tranzistoru, který je tak velice krátký a přesně definovaný. Zároveň vytváří na styku s vrstvou N- velkou depleční oblast, díky které se významně zvyšuje průrazné napětí tranzistoru U_{DSmax} .

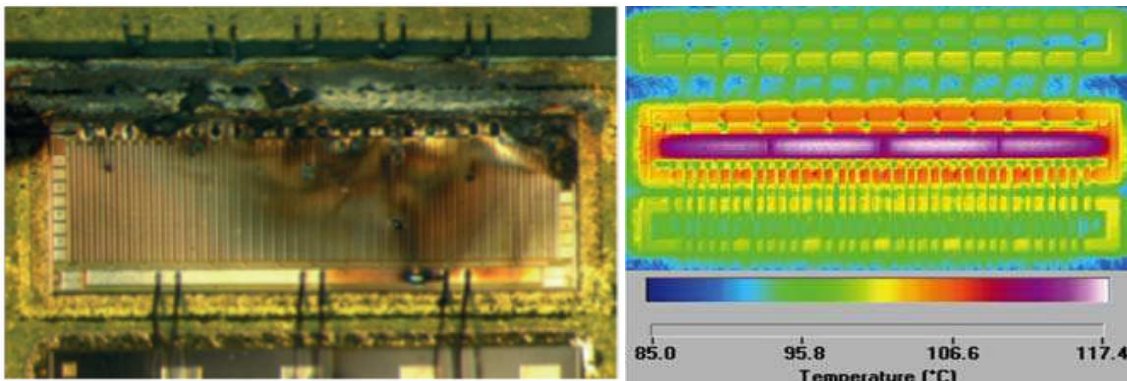
Vývojem a výrobou výkonových tranzistorů založených na technologii LDMOS se zabývá většina významných světových výrobců polovodičů (NXP, Freescale, STM atd.).

Škála výkonů nabízených prvků je v současné době velice pestrá a výkonové ztráty na jedno pouzdro dosahují hodnot až okolo 1 kW. V současné době se podařilo u tranzistorů struktury LDMOS dosáhnout pracovních napětí až okolo 100 V a jsou používány pro frekvence jednotek GHz v případě výkonových provedení. Pro dosažení požadovaných výstupních výkonů bývá v jednom pouzdře implementováno až několik set tranzistorů. V pouzdru jsou dále přítomny přizpůsobovací obvody, které zde zajišťují správnou součinnost všech tranzistorů. Výrobci se i nadále snaží průběžně různými technologickými úpravami zlepšit významné parametry LDMOS tranzistorů (výstupní výkon, linearitu, stabilitu, účinnost, nelineární zkreslení atd.), ale správná funkce těchto úprav je zaručena většinou jen v konkrétním kmitočtovém pásmu a pro předepsaný pracovní bod. Pracovní bod se nastavuje velikostí napětí U_{GS} (zpravidla cca 0 – 10 V). Teplotní drift je u moderních výkonových tranzistorů LDMOS relativně malý (v porovnání s bipolárními tranzistory), nicméně pro dodržení požadovaného výkonu a linearity v celém teplotním rozsahu bývá v profesionálních zařízeních kompenzován. Uvádí se, že v teplotním rozsahu od -20 do +100 °C dochází ke změně napětí U_{GS} přibližně o 15 % [1]. Nevýhodou tranzistorů LDMOS je časový drift napětí U_{GS} , který je způsoben tím, že elektrony s vysokou energií z kanálu narušují oxidovou izolační vrstvu mezi horní hranou kanálu a řídicí elektrodou. V takto vzniklých poruchách se hromadí náboj, který se navenek projevuje posunem napětí U_{GS} [1]. Další nevýhodou výkonových tranzistorů LDMOS jsou jejich velmi nízké vstupní a výstupní impedance, které se pohybují řádově v jednotkách ohmů a které ztěžují návrh a konstrukci přizpůsobovacích obvodů. Toto je způsobeno především tím, že každý čip obsahuje velké množství tranzistorů, které jsou zapojeny paralelně, a tudíž je i vstupní (výstupní) impedance velmi malá. Výkonové tranzistory LDMOS se vyrábějí ve dvou základních provedeních, tj. pro jednočinné (single-ended) nebo pro dvojčinné (push-pull) zapojení. Tranzistory pro dvojčinná zapojení v sobě sdružují dva shodné čipy v jednom pouzdře, což je velmi výhodné zejména z hlediska ceny, rozměrů a shody parametrů obou tranzistorů. U tranzistorů pro dvojčinná zapojení se většinou uvažují impedance mezi oběma hradly, resp. kolektory. Nejčastěji jsou LDMOS tranzistory vyráběny pro provozní napětí 24-32 V a 50 V a již se začínají objevovat dokonce 100 V typy (STAC 3932).

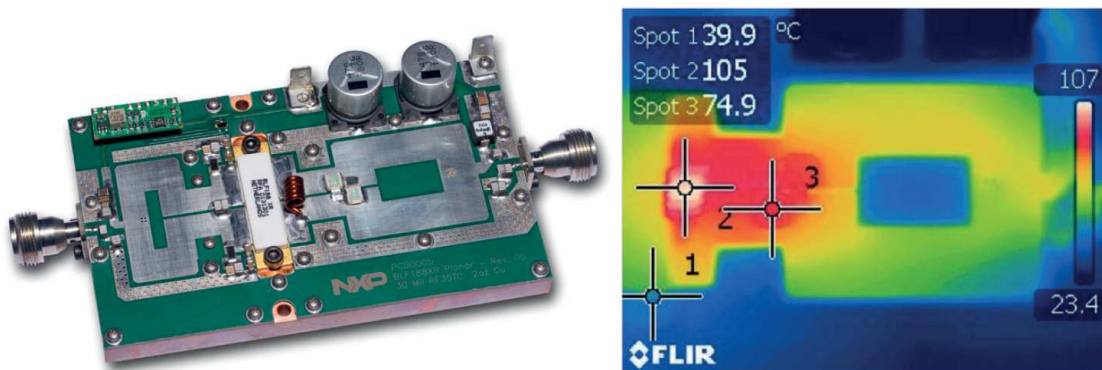
Chlazení tranzistorovým zesilovačů osazených prvky LDMOS

Jak bylo řečeno výše, současné dosažitelné mezní výkony na jednou pouzdro jsou již na úrovni cca 1 kW (BLF 188, MRFE 6VP61K25). Vzhledem k omezeným rozměrům vlastního

pouzdra a tím stykové plochy nastává u takto výkonných typů problém s efektivním odvodem ztrátového tepla z pouzdra.



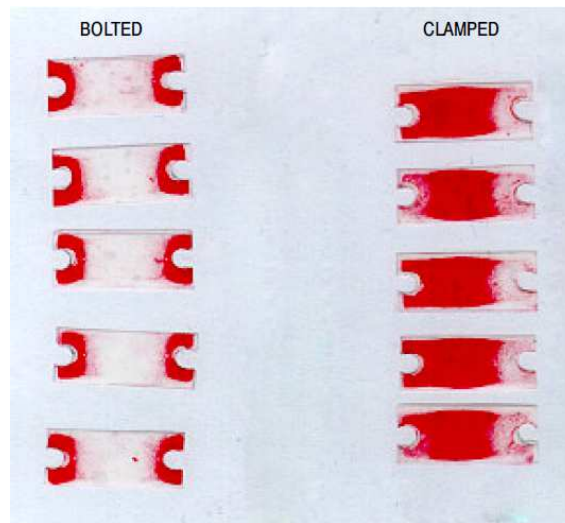
Obr. 1: Ukázka poškození LDMOS tranzistoru překročením ztrátového výkonu a ukázka rozložení teploty uvnitř čipu [2].



Obr. 2: Ukázka LDMOS zesilovače a termální snímek [3].

Definujeme proto tzv. tepelný přechodový odpor mezi pouzdem tranzistoru a chladičem R_{Thc-h} , který je možné vhodnou technologií minimalizovat na přijatelné hodnoty (R_{Thc-h} pod 0,1 K/W). Nejpříznivějších hodnot je možné dosáhnout letováním pouzdra tranzistoru přímo k vlastní teplovodné sběrnici. Tato je zpravidla realizována masivní měděnou deskou tloušťky až okolo 20 mm, která má dostatečně vysokou schopnost přenosu a rozvodu tepla a ta je následně pevně přimontována na vlastním zpravidla hliníkovém chladiči. Vzhledem k omezené tepelné vodivosti hliníkového materiálu není většinou možné použít pro chlazení moderních LDMOS tranzistorů přímého tepelného kontaktu pouzdra tranzistoru s hliníkovým chladičem. V případě rozebíratelného spojení pouzdra tranzistoru a teplovodnou sběrnici se používá přesně rovinně frézovaná plocha na straně teplovodné sběrnice, která pro lepší tepelný přenos může být i lapována. Pro zlepšení tepelného přenosu se doporučuje použít specializované teplovodné pasty a definovaného utahovacího momentu. Často se navíc

používají i speciální klemy definovaného tvaru, které zlepšují přítlak především uprostřed pouzdra tranzistoru.



Obr. 3: Porovnání přítlaku – použití šroubů a přítlačné klemy [4].

Vlastní základna tranzistoru je pro tyto účely již z výroby optimalizována (pozlacené pouzdro, definována přesná geometrie atd.). Tepelný přenos mezi teplovodnou sběrnicí a hliníkovým chladičem $R_{Th\ s-h}$ bývá výrazně menší než 0,05 K/W a ve většině případů ho můžeme proto zanedbat.

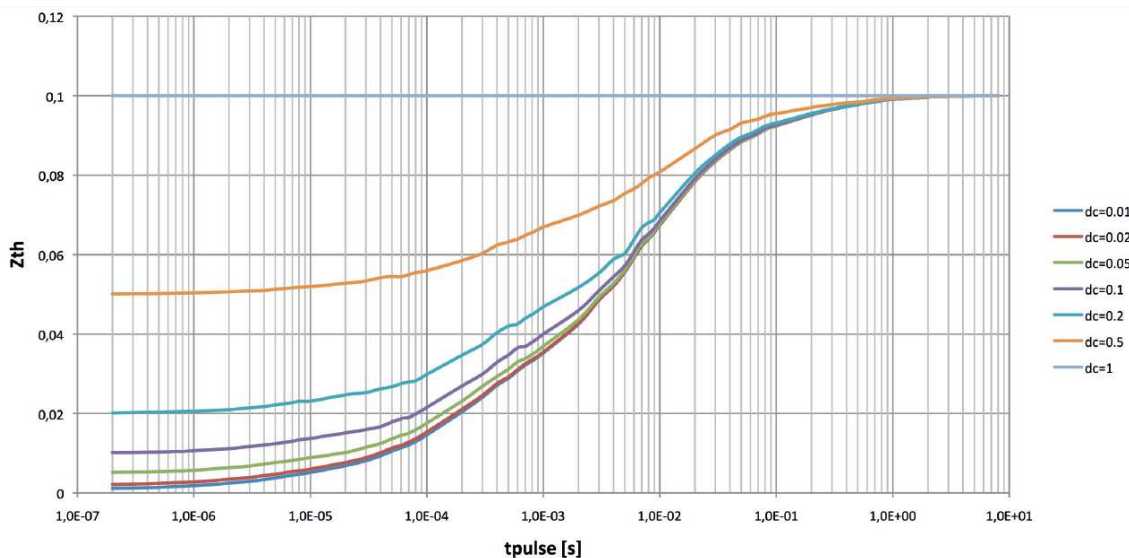


Obr. 4: Ukázka provedení pouzder výkonových LDMOS 50 V tranzistorů pro výkony 1400 – 200 W [3].

Vlastní chladiče jsou často realizovány zpravidla jako vzduchová trať, kdy je zajištěno vhodné obtékání vzduchu okolo chladících žeborů a tím efektivní chlazení. Výkonnější koncové stupně jsou chlazeny průtokem chladicí kapaliny přímo skrze měděnou teplovodnou sběrnicí.

Podstatným parametrem každého LDMOS tranzistoru je přechodový tepelný odpor mezi vlastním čipem a pouzdem tranzistoru R_{ThJ-C} , kde je patrná snaha výrobců o optimalizaci tohoto odporu. Současné špičkové typy (např. BLF 188) dosahují R_{ThJ-C} jen okolo 0,1 K/W. S tímto přechodovým odporem musíme počítat při návrhu vhodného

chladicího systému, protože nám může zásadním způsobem ovlivnit životnost a spolehlivost zesilovače.



Obr. 5: Ukázka závislosti R_{ThJ-C} na délce pulzu a zatěžovacího cyklu tranzistoru BLF 188 [3].

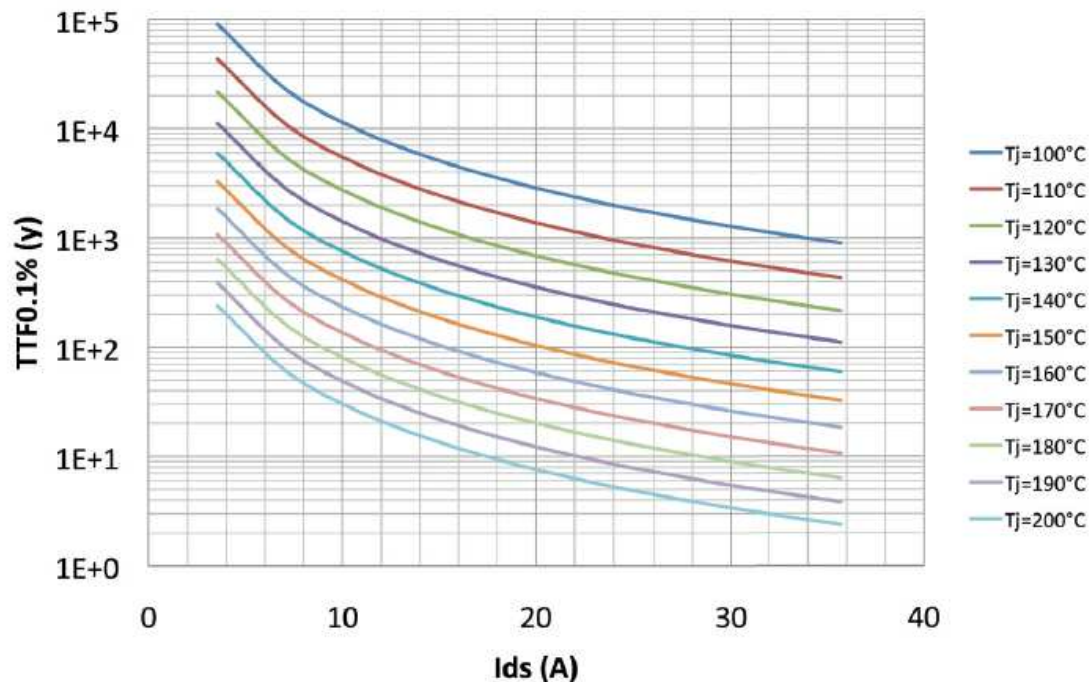
Spolehlivost LDMOS prvku

Spolehlivost LDMOS tranzistoru je dána mimo jiné provozovanou teplotou čipu a proudovou hustotou. Současné moderní typy LDMOS tranzistorů mají poměrně vysokou mezní teplotu čipu (až okolo 200 °C) a samozřejmě platí, že čím je vyšší provozovaná teplota tohoto čipu, tím se snižuje spolehlivost tranzistoru. Definuje se tzv. MTTF (*Mean Time To Failure*), tj. střední doba do poruchy, který je definován jako čas, který uplynul do selhání 0,1 % vzorků. Tento údaj je odlišný od střední doby mezi poruchami MTBF (*Mean Time Between Failures*), kde by se uvažoval čas do doby, než by polovina zařízení selhala. Převládající způsob poškození LDMOS tranzistorů je díky elektromigraci.

Orientační výpočet MTTF pro případ LDMOS tranzistoru BLF188

Orientační výpočet MTTF, tj. střední doby do poruchy, je následující. Nejprve je nutné stanovit teplotu vlastního čipu v ustáleném stavu. Tuto teplotu je možné získat na základě znalosti všech tepelných odporů, ztrátového výkonu, tepelného odporu vlastního chladiče a teploty okolí. Pokud budeme uvažovat výstupní výkon zesilovače okolo 1000 W při pracovní účinnosti cca 68 %, dostáváme ztrátový výkon přibližně 470 W, který je nutné spolehlivě uchladiť. Dá se předpokládat v případě optimální konstrukce, že celkový tepelný odpor celé sestavy R_{th} bude někde okolo 0,3 °C/W a po dosažení tak dostaneme oteplení přibližně o

141°C (!). V případě teploty chladiče 40 °C dostáváme teplotu vlastního čipu cca 181 °C. Proud tekoucí tranzistorem je pro dané napájecí napětí (50 V) a daný výstupní výkon přibližně 29 A. Nyní je možné z následujícího grafu odečíst přibližnou střední dobu do poruchy MTTF (do selhání 0,1 % vzorků), která vychází jen něco okolo jednoho roku. Tato limitní hodnota by platila pro trvalý provoz se 100 % využitím. Pro radioamatérský provoz můžeme počítat s lepšími hodnotami. Z uvedeného je ale dobře patrné, že špatným návrhem chladicího traktu můžeme velmi výrazně zkrátit dobu životnosti a je z toho také patrné, proč solidní výrobci profesionálních RF zesilovačů zdaleka nevyužívají maximální výkony součástek, ale pro dosažení potřebného výstupního výkonu raději použijí více samostatných modulů a ty následně sloučí. V profesionální praxi není výjimkou ani používání vodního chlazení, například výkonové zesilovače firmy Rohde Schwarz řady BBL.



Obr. 6: Graf závislosti MTTF pro různé hodnoty proudu a teploty čipu [3].

Přizpůsobovací a transformační vstupně-výstupní obvody

Stejně jako u zesilovačů osazených elektronkami, kde byl jednou z nejdůležitějších součástí zesilovače anodový obvod, tak i u zesilovačů osazených tranzistorem jsou velmi důležité přizpůsobovací obvody na vstupu a výstupu zesilovače. Hlavním úkolem těchto obvodů je především transformovat relativně nízkou vstupní – výstupní impedanci tranzistorů k impedanci zátěže (zpravidla 50 Ω). Mimo vlastní transformaci impedance nám také tento

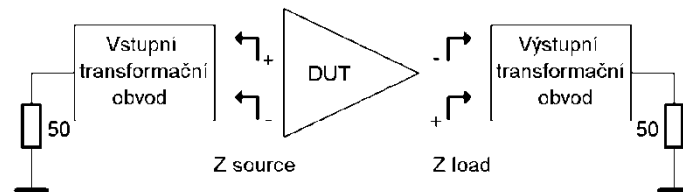
obvod ovlivňuje elektrickou účinnost vlastního zesilovače a filtrační schopnosti pro vyšší harmonické produkty.

Vstupní a výstupní impedance většiny výkonových LDMOS tranzistorů je z principu funkce velmi malá a je komplexní. Tato impedance je zároveň kmitočtově závislá. Před vlastním návrhem zesilovače tak musíme začít určením těchto impedancí. Výrobci se nám snaží vyjít vstříc a často proto v katalogovém listu udávají přímo hodnotu optimální zatěžovací impedance a zároveň vstupní impedanci tranzistoru pro dané kmitočtové pásmo včetně doporučeného zapojení. Pokud tedy chceme zjistit, jaké jsou hodnoty těchto impedancí v jiných kmitočtových pásmech, máme několik možností. Pokud je dána impedance v dostatečně širokém kmitočtovém rozsahu, můžeme vhodnou extrapolací hodnot stanovit impedance i pro jiné blízké kmitočtové pásmo. Problém je také stanovení této vstupní a výstupní impedance z běžně používaných S parametrů (které jsou často součástí katalogového listu a teoreticky z nich lze stanovit vstupní a výstupní impedanci), protože se zpravidla jedná o tzv. malo-signálové parametry, kde jsou tyto impedance odlišné a S parametry se měří například v zapojení, kdy tranzistorem protéká jen klidový proud. Ze stejného důvodu je také velmi problematické tyto impedance pro reálné zapojení s daným výstupním výkonem změřit.

Další v praxi často používanou metodou je vytvoření přesného modelu tranzistorového zesilovače ve vhodném simulačním programu, a pokud máme k dispozici elektrický model daného tranzistoru (například SPICE parametry atd.), můžeme pomocí nelineární balanční analýzy určit vstupní – výstupní impedance pro konkrétní kmitočtové pásmo a konkrétní pracovní bod, respektive daný úhel otevření. Problematika je to značně složitá a je možné pro toto řešení použít například placené profesionální simulační programy Ansoft Designer, případně Microwave Office. Další možností stanovení vstupní – výstupní impedance je i přibližný analytický výpočet ze zjednodušeného modelu tranzistoru, který byl použit při stanovení orientační vstupní a zatěžovací impedance LDMOS tranzistoru BLF 278 při realizaci experimentálního širokopásmového zesilovače 1 – 50 MHz.

V technické praxi je možné vstupní – výstupní přizpůsobovací obvody realizovat mnoha způsoby. Často se používá například metoda postupného přizpůsobování impedance s nízkým Q pomocí znalostí z teorie vedení, kdy se využívá například transformačních vlastností mikropáskových vedení a prvků pro kompenzaci reaktance. Při vlastním návrhu nám velmi pomůže používat znalostí práce se Smithovým diagramem. Tuto metodu je možné použít při realizaci úzkopásmových zesilovačů a vzhledem k proveditelnosti (fyzické rozměry) je

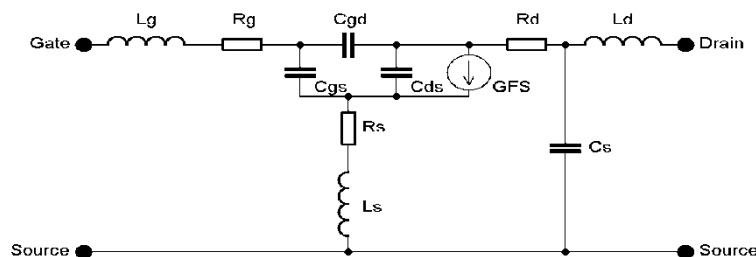
vhodná především pro pásma VKV a UKV. Její výhodou jsou dobré filtrační schopnosti pro vyšší harmonické produkty a relativně snadná realizovatelnost přímo na plošném spoji. Vzhledem k principu funkce tato metoda není vhodná pro realizaci širokopásmových zesilovačů, kde lze s úspěchem použít například metodu založenou na transformaci impedance pomocí širokopásmových transformátorů (například Ruthroffovi širokopásmové transformátory [23]).



Obr. 7: Ukázka uvažování vstupně-výstupních přizpůsobovacích obvodů.

Přibližné stanovení vstupní – výstupní impedance analytickým výpočtem

Tento netradiční způsob přibližného stanovení vstupní – výstupní impedance tranzistoru byl zvolen z důvodu nedostupnosti přesného modelu uvažovaného typu tranzistoru BLF 278 od firmy NXP a nemožnosti použít plnohodnotné nelineární analýzy. Vlastní tranzistor BLF 278 je konstruován pro 50 V napájení a je primárně určen pro aplikace v pásmu VKV, kde má optimalizovány parametry. Tento tranzistor byl použit i v případě experimentálního širokopásmového zesilovače pro 1 – 50 MHz a z výše uvedeného důvodu nebylo možné z katalogového listu získat přímo výrobcem stanovené optimální vstupní – výstupní impedance i pro předpokládané kmitočtové pásmo 1 – 50 MHz. Uvedený tranzistor byl zvolen z důvodu provozní robustnosti a spolehlivosti ověřené dlouhodobou technickou praxí. Při stanovení přibližných hodnot vstupní a výstupní impedance tranzistoru bylo použito zjednodušeného náhradního modelu LDMOS tranzistoru (jedné sekce bez uvažování R_s , R_d a R_g)[3].



Obr. 8: Zjednodušený model LDMOS tranzistoru BLF278.

L_g	0,6 nH	Od výrobce
L_s	0,7nH	Od výrobce
L_d	0,6nH	Od výrobce
R_g	0,09 Ω	Od výrobce
R_s	0,08 Ω	Od výrobce
R_d	0,19 Ω	Od výrobce
C_{rs}	14 pF	Z katalogového listu
C_{is}	480 pF	Z katalogového listu
C_{os}	190 pF	Z katalogového listu
GFS	6 S	Z katalogového listu
GFS'	3 S	Výpočtem
C_{gd}	16 pF	Výpočtem
C_{gs}	699 pF	Výpočtem
C_{ds}	196 pF	Výpočtem
C_s	5,4 pF	Z katalogového listu

Tabulka vstupních parametrů modelu LDMOS tranzistoru.

Pro pracovní třídu B ve dvojčinném zapojení lze uvažovat:

$$GFS' = \frac{GFS}{2} \quad (1)$$

Empiricky lze určit:

$$C_{gd} = 1,15 C_{rs} \quad (2)$$

$$C_{gs} = 1,5 (C_{is} - C_{rs})$$

$$C_{ds} = 1,15 (C_{os} - C_{rs} - C_s)$$

Zisk je dán přibližně:

$$Gp = 10 \log_{10} \left(\frac{GFS' R_{load}}{\omega^2 L_s C_i} \right) \quad (3)$$

kde:

$$C_i = C_{gs} + C_{gd} (1 + GFS' R_{load}) \quad (4)$$

$$\omega = 2\pi f$$

Vstupní impedance je dána ve tvaru:

$$Z_{in} = R_i + jX_i \quad (5)$$

kde reálná a imaginární část je dána:

$$R_i = \frac{GFS' L_s}{C_i} \quad (6)$$

$$jX_i = \frac{\omega L_i - 1}{\omega C_i}$$

kde:

$$L_i = L_g + \frac{(L_s C_{gs})}{C_i} \quad (7)$$

a zatěžovací (\approx výstupní) impedance je dána v tvaru:

$$Z_{load} = R_o + jX_o \quad (8)$$

kde:

$$R_{op} = R_{load} = \frac{(0,85 U_{ds})^2}{2 P_o} \quad (9)$$

$$jX_{op} = \frac{1}{\omega C_{out}}$$

$$C_{out} = 1,15 C_{os}$$

kdy platí:

$$R_o = \frac{R_{op}(jX_{op})^2}{(R_{op})^2 + (jX_{op})^2} \quad (10)$$

$$jX_o = \frac{(R_{op})^2 jX_{op}}{(R_{op})^2 + (jX_{op})^2}$$

F (MHz)	Zin (Ω)	Z load (Ω)
1,8	2,09-j86,83	6,02+j0,09
3,7	2,09-j41,69	6,02+j0,18
7	2,09-j21,54	6,01+j0,35
14	2,1-j10,26	5,94+j0,69
21	2,11-j6,51	5,84+j1,01
28	2,12-j4,63	5,71+j1,32
50	2,18-j2,15	5,14+j2,13

Vypočítaná vstupní a zatěžovací impedance BLF278 pro $V_{ds} = 50 \text{ V}$ a $P_o = 150 \text{ W}$.

Následně podle těchto rovnic byl vytvořen program, který umožňuje po zadání vstupních parametrů vypočítat přibližnou hodnotu zisku, vstupní a zatěžovací impedance. Vypočítané hodnoty jsou jen orientační, protože vycházejí z přibližného modelu, který nerespektuje nelineární chování LDMOS tranzistoru. Pro přibližnou představu je tento zjednodušený výpočet plně postačující. Na uvedené webové stránce [5] je možné stáhnout program pro výpočet uvedených parametrů.

Použitá literatura:

[1] HANAK, P. *Použití tranzistoru LDMOS MRF9210 v nestandardním kmitočtovém pásmu*. Elektrevue. Červen 2005.

[2] *Infineon – Microwavejournal* [online]. 17.6.2006, Dostupné z [www](http://www.infineon.com):

<http://www.microwavejournal.com/articles/1664-high-power-rf-ldmos-devices-using-low-thermal-resistivity-packages>

[3] *NXP – konstrukční poznámky* [online]. 2012, Dostupné z www:

<http://www.nxp.com>

[4] SHAH, M. *Clamping of High Power RF Transistors and RFICs in Over Molded Plastic Packages*. Konstrukční poznámky AN3789. Freescale Semiconductor 2009.

[5] <http://ok1gth.nagano.cz/software/>